

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2004-273441

(P2004-273441A)

(43) 公開日 平成16年9月30日 (2004.9.30)

(51) Int. Cl.⁷

H01J 9/44

H01J 11/02

F I

H01J 9/44

H01J 11/02

A

D

テーマコード (参考)

5C012

5C040

審査請求 未請求 請求項の数 4 O L (全 12 頁)

(21) 出願番号	特願2004-34682 (P2004-34682)	(71) 出願人	00005821
(22) 出願日	平成16年2月12日 (2004.2.12)		松下電器産業株式会社
(31) 優先権主張番号	特願2003-41125 (P2003-41125)		大阪府門真市大字門真1006番地
(32) 優先日	平成15年2月18日 (2003.2.18)	(74) 代理人	100087445
(33) 優先権主張国	日本国 (JP)		弁理士 岩橋 文雄
		(74) 代理人	100103355
			弁理士 坂口 智康
		(74) 代理人	100108667
			弁理士 内藤 浩樹
		(72) 発明者	山内 成晃
			大阪府門真市大字門真1006番地 松下
			電器産業株式会社内
		(72) 発明者	青木 崇
			大阪府門真市大字門真1006番地 松下
			電器産業株式会社内

最終頁に続く

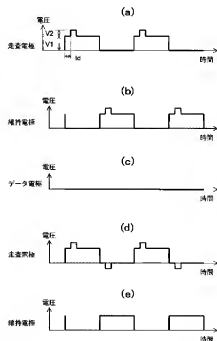
(54) 【発明の名称】 プラズマディスプレイパネルのエージング方法

(57) 【要約】

【課題】 A C 型 3 電極プラズマディスプレイパネルに対して、エージング時間を大幅に短縮し、さらに電力効率のよいエージング方法を提供する。

【解決手段】 走査電極と前記維持電極との間に交番電圧成分を含む電圧を印加してエージング放電を行うエージング工程において、エージング放電に付随して発生する消去放電を抑制するための電圧を走査電極、維持電極、あるいはデータ電極のうちの少なくとも 1 つの電極に印加することを要旨とする。さらに交互に繰り返されるエージング放電に付随して発生する消去放電のうち、一方の消去放電のみを抑制する。

【選択図】 図 3



【特許請求の範囲】

【請求項1】

走査電極、維持電極、データ電極を有するプラズマディスプレイパネルに対して少なくとも前記走査電極と前記維持電極との間に交番電圧成分を含む電圧を印加してエージング放電を行うエージング工程において、前記エージング放電に付随して発生する消去放電を抑制する電圧を前記走査電極、前記維持電極、前記データ電極のうちの少なくとも1つの電極に印加することとを特徴とするプラズマディスプレイパネルのエージング方法。

【請求項2】

前記消去放電を抑制する電圧は前記データ電極に印加することとを特徴とする請求項1に記載のプラズマディスプレイパネルのエージング方法。

10

【請求項3】

前記消去放電を抑制する電圧は、前記走査電極に印加する電圧の増加あるいは前記維持電極に印加する電圧の減少にともなうエージング放電に付随して発生する消去放電を抑制するための電圧であることを特徴とする請求項1または請求項2に記載のプラズマディスプレイパネルのエージング方法。

【請求項4】

前記消去放電を抑制する電圧は前記データ電極に印加される電圧であって、前記走査電極に印加する電圧の増加あるいは前記維持電極に印加する電圧の減少にともなうエージング放電の発生するタイミングに印加される電圧は、前記走査電極に印加する電圧の増加あるいは前記維持電極に印加する電圧の減少にともなうエージング放電に付随する消去放電の発生するタイミングに印加される電圧よりも高いことを特徴とする請求項1に記載のプラズマディスプレイパネルのエージング方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、A C型プラズマディスプレイパネルのエージング方法に関する。

【背景技術】

【0002】

プラズマディスプレイパネル（以下、PDPあるいはパネルと略記する）は、大画面、薄型、軽量であることを特徴とする視認性に優れた表示デバイスである。PDPの放電方式としてはA C型とD C型とがあり、電極構造としては3電極面放電型と対向放電型とがある。しかし現在は、高精細化に適し、しかも製造の容易なことからA C型かつ面放電型であるA C型3電極PDPが主流となっている。

30

【0003】

A C型3電極PDPは、一般に、対向配置された前面基板と背面基板との間に多数の放電セルを形成してなる。前面基板は、表示電極としての走査電極と維持電極とが前面ガラス板上に互いに平行に複数対形成され、それら表示電極を覆うように誘電体層および保護層が形成される。背面基板は、背面ガラス板上にデータ電極が互いに平行に複数形成され、それらを覆うように誘電体層が形成される。そしてこの誘電体層上にデータ電極と平行に隔壁が複数形成され、誘電体層の表面と隔壁の側面とに蛍光体層が形成される。そして、表示電極とデータ電極とが立体交差するように前面基板と背面基板とを対向させて密封し、その内部の放電空間に放電ガスを封入する。こうしてパネルの組み立てが完了する。

40

【0004】

しかし、組み立てられたばかりのパネルは一般に放電開始電圧が高く放電自体も不安定であるため、パネル製造工程においてエージングを行い放電特性を均一化かつ安定化させている。

【0005】

このようなエージング方法としては、表示電極間、すなわち走査電極－維持電極間に交

50

番電圧成分を含む電圧として逆位相の矩形波を長時間にわたり印加する方法がとられてきたが、エージング時間を短縮するために、たとえばインダクタを介して矩形波をパネルの電極に印加する方法（特許文献1参照）や、走査電極－維持電極間に極性の異なるパルス状の電圧を印加する面放電エージングの後に、連続して、走査電極および維持電極とデータ電極の間に極性の異なるパルス状の電圧を印加して対向放電する方法（特許文献2参照）等が提案されている。

【特許文献1】特開平7-226162号公報

【特許文献2】特開2002-231141号公報

【発明の開示】

【発明が解決しようとする課題】

10

【0006】

しかしながら上述のエージング方法においても、放電を安定させるまでには10時間程度必要としていた。したがって、エージング工程の消費電力が膨大となりPDP製造時のランニングコスト増加の主要要因の1つとなっていた。また、エージング工程が長時間にわたるため、工場の敷地面積の問題、あるいは空調設備等の製造時の環境等、種々の問題があった。加えて今後のPDPの大画面化、生産量増大にもなると、この問題が今後、

解決することは明白である。

【0007】

本発明は、上記問題点を鑑みてなされたものであり、エージング時間を大幅に短縮し、さらに電力効率のよいプラズマディスプレイパネルのエージング方法を提供するものである。

20

【課題を解決するための手段】

【0008】

本発明のプラズマディスプレイパネルのエージング方法は、走査電極、維持電極、データ電極を有するプラズマディスプレイパネルに対して少なくとも走査電極と維持電極との間に交番電圧成分を含む電圧を印加してエージング放電を行うエージング工程において、エージング放電に付随して発生する消去放電を抑制する電圧を走査電極、維持電極、データ電極のうちの少なくとも1つの電極に印加することを特徴とするプラズマディスプレイパネルのエージング方法である。消去放電を抑制することでエージングにおける電力効率を向上させ、放電セル毎のエージングばらつきも抑制でき、その結果、エージング時間の

30

短縮および電力削減を図ることができる。

【0009】

また、消去放電を抑制する電圧はデータ電極に印加することとしてもよい。この方法によれば、データ電極に電圧を印加するので、消費電力が小さく、駆動回路も簡単になる。

【0010】

また、消去放電を抑制する電圧は、走査電極に印加する電圧の増加あるいは維持電極に印加する電圧の減少にともなって発生するエージング放電に付随して発生する消去放電を抑制するための電圧であってもよい。この方法によれば、走査電極側のエージングを維持電極側に比較して加速できるので、さらに効率のよいエージングが可能となる。

【0011】

また、消去放電を抑制する電圧はデータ電極に印加される電圧であって、走査電極に印加する電圧の増加あるいは維持電極に印加する電圧の減少にともなうエージング放電の発生するタイミングに印加される電圧は、走査電極に印加する電圧の増加あるいは維持電極に印加する電圧の減少にともなって発生するエージング放電に付随する消去放電の発生するタイミングに印加される電圧よりも高い波形であってもよい。この方法により、データ電極に印加する駆動電圧波形の自由度が増え、たとえば単純なパルス電圧波形を用いて本発明を実施することが可能となる。

40

【発明の効果】

【0012】

本発明のプラズマディスプレイパネルのエージング方法によれば、エージング時間を大

50

幅に短縮し、さらに電力効率のよいエージング方法を提供することができる。

【発明を実施するための最良の形態】

【0013】

以下本発明の実施の形態について、図面を参照しつつ説明する。

【0014】

(実施の形態1)

図1は本発明の実施の形態においてエージングすべきパネルの構造を示す分解斜視図である。パネル1は、対向して配置された前面基板2と背面基板3とを有している。前面基板2は、前面ガラス板4上に走査電極5と維持電極6とが互いに平行に対をなして複数対形成されている。そして、これらの走査電極5と維持電極6とを覆うように誘電体層7が形成され、この誘電体層7の表面を覆うように保護層8が形成されている。背面基板3は、背面ガラス板9上にデータ電極10が互いに平行に複数形成され、このデータ電極10を覆うように誘電体層11が形成されている。そして、この誘電体層11上にデータ電極10と平行に隔壁12が複数形成され、誘電体層11の表面と隔壁12の側面とに蛍光体層13が形成されている。さらに、前面基板2と背面基板3とに挟まれた放電空間14には、放電ガスが封入されている。

【0015】

図2は本発明の実施の形態におけるパネル1の電極配列図である。列方向に m 列のデータ電極 $10_1 \sim 10_m$ (図1のデータ電極10) が配列され、行方向に n 行の走査電極 $5_1 \sim 5_n$ (図1の走査電極5) と n 行の維持電極 $6_1 \sim 6_n$ (図1の維持電極6) とが交互に配列されている。そして、1対の走査電極 5_i 、維持電極 6_i ($i=1 \sim n$) と1つのデータ電極 10_j ($j=1 \sim m$) とを含む放電セル18が放電空間内に $m \times n$ 個形成されている。そして各走査電極 5_i はパネル周辺部に設けられた各走査電極端子部 15_i に接続されている。同様に維持電極 6_i は維持電極端子部 16_i に、データ電極 10_j はデータ電極端子部 17_j に接続されている。ここで、各放電セル18に対して走査電極5と維持電極6とがつくるギャップを放電ギャップ20と呼び、放電セル間のギャップ、すなわち走査電極 5_i と1つとなりの放電セルに属する維持電極 6_{i-1} とがつくるギャップを隣接間ギャップ21と呼ぶ。

【0016】

図3は本発明の実施の形態1のエージング方法における電極への印加電圧波形を示す図であり、図3(a)、(b)、(c)はそれぞれ走査電極5、維持電極6、データ電極10への印加電圧波形を示している。このように本実施の形態のエージング方法における走査電極5および維持電極6への印加電圧波形は単純な矩形波の繰り返しではなく、電圧の立ち上がりの後、時間間隔 t_d 遅れたタイミングでもう一度小さな立ち上がりを有する波形である。実験の結果、図3において $V_1=200V$ 、 $V_2=100V$ 、 $t_d=3\mu s$ (繰り返し周期は $2.5\mu s$ 一定) と設定したとき、従来のエージング方法の約半分の時間でエージングを終えることができた。

【0017】

もちろんこれら電圧値 V_1 、 V_2 、時間間隔 t_d の最適値は、電極の形状や寸法、あるいはパネルに用いられる材料、さらにはエージング回路のインダクタンス等に依存するものであるから、パネルの設計等を変えた場合はあらためて設定し直す必要がある。

【0018】

次に、本発明の実施の形態におけるエージング方法によってエージング時間が短縮できる理由について説明する。図4(a)、(b)は従来のエージング方法における走査電極5、維持電極6の印加電圧波形を示している。また、図4(c)、(d)はこのときのパネルの走査電極端子部15および維持電極端子部16における電圧波形を模式的に示している。このように印加電圧波形として作成した波形は矩形であっても、パネルの走査電極端子部15および維持電極端子部16においては、図4(c)、(d)に示すようにリンギングが重畳されている。これは従来の技術で説明したようにエージング回路インダクタを挿入した場合はもちろんであるが、インダクタを用いなくても配線のもつ浮遊インダ

クタンスとパネルの容量との共振によっても発生する。このように、電極端部における電圧波形にリングングが重畳することは一般に避けられない。

【0019】

図4(e)はパネルの発光をフォトセンサで検出した発光波形を模式的に示す図であり、個々の発光は個々の放電に対応している。ここで、大きなエージング放電(1)に続く小さな放電(2)は、電圧の振戻しのタイミングで発生する放電であり、壁電荷を消去するいわゆる消去放電であることがわかった。この消去放電は電力を消費するにもかかわらずエージングの効果が小さく、かつ、壁電荷を弱めるため次の放電を発生させるのに大きな電圧を必要とし、結果的にエージング効率を低下させることがわかった。さらに、消去放電の強さは放電セルの特性に大きく依存し、消去放電の起こりやすい放電セルのエージングが進み難く、すべての放電セルに対して十分なエージングを行うには、より長いエージング時間が必要になるという副作用があることも明らかとなった。

10

【0020】

本発明の実施の形態1におけるエージング方法は、自己消去が発生するタイミングにおいて、エージング放電に付随して発生する消去放電を抑制するための電圧を走査電極5、維持電極6の両方に重畳印加し自己消去を抑えるものであり、その結果、効率のよいエージングが可能となる。実際、このときのパネルの発光をフォトセンサで検出すると消去放電にともなう発光が小さくなっていることが観測された。

【0021】

なお、本実施の形態におけるエージング方法の電極印加電圧波形は、走査電極5、維持電極6のそれぞれに消去放電を抑制する電圧として、図3(a)、(b)に示すように電圧の立ち上がりから時間間隔t dの後、もう一度小さな立ち上がりを有する波形とした。しかし、図3(d)、(e)に示すように維持電極6側は矩形波形とし、走査電極5に印加する電圧波形の立ち上がりおよび立ち下がりタイミングの後に消去放電を抑制する電圧を印加してもよく、図示しないが、逆に、走査電極5側は矩形波形とし、維持電極6側のみに消去放電を抑制する電圧を印加してもよい。

20

【0022】

(実施の形態2)

図5は本発明の実施の形態2のエージング方法における電極の印加電圧波形を示す図である。図5(a)、(b)は走査電極5、維持電極6の印加電圧波形を示しており交番電圧成分を含む電圧として単純な矩形波の繰り返し印加されている。図5(c)はデータ電極10に印加される電圧波形を示している。本実施の形態におけるエージング方法が実施の形態1と異なるところは、消去放電を抑制する電圧が走査電極5、維持電極6ではなくデータ電極10に印加されている点である。データ電極10には大きな放電電流が流れないので消費電力が小さくかつ回路が簡単になるという利点もある。

30

【0023】

次に、上述の電圧波形をデータ電極10に印加することによって消去放電を抑制する理由について説明する。図6(a)~(d)は消去放電が発生するメカニズムを説明するための図であり、各電極の壁電荷の動きを予想したものである。図6(a)は走査電極5に正の電圧が印加されて大きなエージング放電が終了した直後の壁電荷の配置を示しており、走査電極5側には負の電荷、維持電極6側には正の電荷が蓄積している。次にリングングによる電位降下が発生した場合、その大きさが走査電極5-維持電極6間の放電を発生しない程度の電位降下であっても、図6(b)に示すように、走査電極5-データ電極10間の放電開始電圧が低いので走査電極5-データ電極10間の放電が誘発される。すると、図6(c)に示すようにここで発生した種火放電の効果により走査電極5-維持電極6間の放電開始電圧が実質的に低くなり、走査電極5-維持電極6間の放電が誘発され、これが消去放電となる。

40

【0024】

つまり、消去放電はもともと走査電極5-維持電極6間で直接放電するのではなく、一旦走査電極5-データ電極10間で初期放電が開始し、その種火で走査電極5-維持電極

50

6 間の消去放電が生じることがわかった。

【0025】

図 6 (d) は消去放電が終了した後の壁電荷の配置を示す。このように壁電荷の量が消去放電によって減少しているため次の放電を発生させるためには大きな電圧が必要となる。

【0026】

以上説明した通り、走査電極 5 とデータ電極 10 間の初期放電を抑えることによって走査電極 5 - 維持電極 6 間の消去放電を抑えることができる。したがって、リングングによって負方向の電圧が走査電極 5 に印加されるタイミングにおいて、データ電極 10 にも負の電圧を印加することにより初期放電が抑えられ、その結果、消去放電を抑制することができるとわかった。

【0027】

なお、A-C 型 PDP の各電極は誘電体層に囲まれており放電空間と絶縁されているため、直流成分は放電そのものには何ら寄与しない。したがって自己消去を含むタイミングでデータ電極に負の電圧を印加すること、自己消去以外のタイミングでデータ電極に正の電圧を印加することは同じ効果を与える。そのため、データ電極に印加される電圧は図 5 (d) に示す電圧波形であっても図 5 (c) に示す電圧波形と同様の効果を得ることができる。

【0028】

(実施の形態 3)

図 7 は本発明の実施の形態 3 のエージング方法における電極の印加電圧波形を示す図である。図 7 (a)、(b) は走査電極 5、維持電極 6 の印加電圧波形を示しており交番電圧成分を含む電圧として単純な矩形波の繰り返し印加されている。図 7 (c) はデータ電極 10 に印加する電圧波形を示している。本実施の形態におけるエージング方法が実施の形態 2 と異なるところは、消去放電のうち一方のみを抑制するようにデータ電極 10 に電圧を印加している点である。特に、走査電極 5 に印加する電圧の増加あるいは維持電極 6 に印加する電圧の減少にともなって発生するエージング放電に付随して発生する消去放電、すなわち、走査電極 5 が維持電極 6 に対して高電圧側になるタイミングにおける自己消去のみを抑制している。したがって、次の放電、すなわち走査電極 5 に印加する電圧の減少あるいは維持電極 6 に印加する電圧の増加にともなって発生するエージング放電、あるいは同じことであるが走査電極 5 が維持電極 6 に対して低電圧側になるときのエージング放電が強調される。走査電極 5 が低電圧側になるタイミングの放電においては、放電空間内を走査電極 5 側に向かう正イオンに起因する走査電極 5 側のイオンスパッタが行われる。したがってデータ電極 10 に図 7 (c) に示す電圧波形を印加することによって、走査電極 5 側のエージングが維持電極 6 側よりも加速されることになる。

【0029】

初期化放電、書き込み放電、維持放電と一連の 3 電極 PDP の実駆動において、動作電圧と関係するのは、書き込み放電と維持放電である。一般に、維持放電は、走査電極 5 と維持電極 6 間に矩形電圧パルスで放電を発生させるため、それぞれの電極部における放電ギャップ 20 近傍が関与する。一方、書き込み放電は走査電極 5 とデータ電極 10 間の放電が主たる放電であるため、走査電極 5 側についてはデータ電極 10 に対向するほぼ電極面全面で放電が発生する。したがって、実駆動での安定動作を目的で行うエージングは、走査電極 5、維持電極 6 を同等にエージングするよりは、維持電極 6 側よりも走査電極 5 側について電極面全面のエージングを加速すると効率的である。実際、発明者らはデータ電極 10 に図 7 (c) に示す電圧波形を印加することによって走査電極 5 側のエージングを加速でき、一層エージング効率が上がることを見出した。

【0030】

なお、この場合にも、図 7 (c) に示す電圧波形以外に図 7 (d)、(e) の電圧波形でも同様の効果を得ることができる。これらの波形は、走査電極 5 に印加する電圧の増加あるいは維持電極 6 に印加する電圧の減少にともなってエージング放電が発生するタイミ

ング（すなわちタイミング（１））においてデータ電極１０に印加されている電圧が、続く消去放電が発生するタイミング（タイミング（２））においてデータ電極１０に印加されている電圧よりも高いことに特徴がある。以下に、これらの電圧波形が図７（ｃ）に示す電圧波形と同様の効果を得ることができる理由について説明する。

【００３１】

エージング放電（タイミング（１）で発生）のような強い放電においては、放電セル内部の電界を緩和するまで壁電荷の再配置が行われると考えてよい。そして続く消去放電（タイミング（２）で発生）はエージング放電で再配置された壁電荷に対してリンギングによる電位降下分が加算されて発生する。したがって消去放電を抑制するためにデータ電極に印加される電圧はエージング放電発生時の電圧に対してその変化分だけが有効に働くことになる。逆にいえば、エージング放電発生時の電位と続く消去放電発生時の電位が同じであれば、消去放電を抑制する効果はないことになる。本実施の形態においては走査電極５が維持電極６に対して低電圧側になるタイミングにおける消去放電は抑制しないので、図７（ｄ）に示すように（３）と（４）のタイミングでの電圧が一定であれば電位そのものの値はいずれでもよい。したがって図７（ｅ）の電圧波形と、図７（ｃ）、（ｄ）の電圧波形とは同等の効果を示すことになる。

【００３２】

図８は本発明の実施の形態１～３におけるエージング方法に基づきパネルのエージングを行うエージング装置の構成を示すブロック図である。エージング装置１１０は、電力を供給する電源部１２０、各電極に対する印加電圧波形を発生する印加電圧波形発生部１３０、各電極に対する印加電圧波形を設定するための印加電圧波形設定部１４０、エージングすべきパネル１００を載せるパネル設置台（図示せず）を有する。パネル１００の複数の走査電極端子部１５_１～１５_nは短絡バー１１５により短絡されケーブルで印加電圧波形発生部１３０の走査電極出力部に接続されている。維持電極端子部１６_１～１６_n、データ電極端子部１７_１～１７_mについても同様にそれぞれ短絡バー１１６、１１７により短絡され印加電圧波形発生部１３０に接続されている。印加電圧波形発生部１３０は実施の形態１～３において説明した各電極に対応する所定の印加電圧波形を発生し、パネル１００の走査電極５、維持電極６、データ電極１０のそれぞれに供給することでエージングが行われる。印加電圧波形設定部１４０は、印加電圧波形の繰り返し周期、電圧を印加するタイミング、各タイミングにおける電圧値等をエージングするパネル１００に応じて最適な値に設定するためのものである。

【００３３】

図９（ａ）は、上記エージング装置の印加電圧波形設定部１４０の外観図の一例であり、図９（ｂ）は印加電圧波形設定部１４０の設定項目を、本発明の実施の形態３において説明した印加電圧波形を例として示した図である。このように、図９に例示した印加電圧波形設定部１４０においては、エージング時間 t 、走査電極および維持電極へ印加する交番電圧波形の電圧値 V_s 、繰り返し周波数 f 、データ電極へ印加するパルス電圧波形の電圧値 V_d 、パルス幅 t_w 、時間間隔 t_c をそれぞれ独立に設定することができる。ここで、パルス電圧波形の時間間隔 t_c については特に言及しなかったが、調整可能としておくことが望ましい。これは、多品種のパネル１００のエージングに対応する場合に有用であり、また、パネル１００を搬送するために用いるパレットの配線長に依存するインダクタンス等、設備上のばらつきを調整するためにも設けておくことが望ましい。

【００３４】

図１０は、本発明の実施の形態３のエージング方法におけるエージング方法を従来のエージング方法と比較した図である。図１０において、横軸はエージング時間、縦軸は走査電極・維持電極間の放電開始電圧であり、放電開始電圧が所定の電圧まで低下した時点でエージングが終了する。従来のエージング方法では放電開始電圧の低下する速度が遅く１０時間程度のエージングが必要であったが、本発明の実施の形態３におけるエージング方法によれば放電開始電圧が急速に低下し安定化するため、従来のおよそ１／３の時間でエージングを終了することができた。

【産業上の利用可能性】

【0035】

本発明のプラズマディスプレイパネルのエージング方法は、エージング時間を大幅に短縮し、さらに電力効率のよいエージング方法を提供することができ、A C型プラズマディスプレイパネルの製造工程のエージング方法等に有用である。

【図面の簡単な説明】

【0036】

【図1】本発明の実施の形態においてエージングすべきパネルの構造を示す分解斜視図

【図2】同パネルの電極配列図

【図3】本発明の実施の形態1のエージング方法における電極の印加電圧波形を示す図

10

【図4】従来のエージング方法における電極の印加電圧波形、電極端子部における電圧波形およびパネルの発光波形を示す図

【図5】本発明の実施の形態2のエージング方法における電極の印加電圧波形を示す図

【図6】消去放電が発生するメカニズムを説明するための図

【図7】本発明の実施の形態3のエージング方法における電極の印加電圧波形を示す図

【図8】本発明の実施の形態1～3におけるエージング方法に基づきパネルのエージングを行うエージング装置の構成を示すブロック図

【図9】(a)は、本発明の実施の形態1～3におけるエージング方法に基づきパネルのエージングを行うエージング装置の印加電圧波形設定部の外観図 (b)は同印加電圧波形設定部の設定項目を、本発明の実施の形態3において説明した印加電圧波形を例として示した図

20

【図10】本発明の実施の形態3のエージング方法におけるエージング時間を従来のエージング方法と比較した図

【符号の説明】

【0037】

1, 100 プラズマディスプレイパネル (パネル)

2 前面基板

3 背面基板

4 前面ガラス板

5, 5₁～5_n 走査電極

30

6, 6₁～6_n 維持電極

7 誘電体層

8 保護層

9 背面ガラス板

10, 10₁～10_m データ電極

11 誘電体層

12 隔壁

13 蛍光体層

14 放電空間

15, 15₁～15_n 走査電極端子部

40

16, 16₁～16_n 維持電極端子部

17, 17₁～17_m データ電極端子部

18 放電セル

20 放電ギャップ

21 隣接間ギャップ

110 エージング装置

115, 116, 117 短絡バー

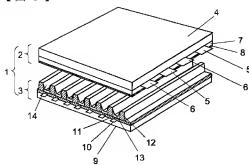
120 電源部

130 印加電圧波形発生部

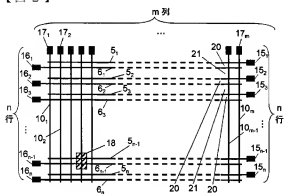
140 印加電圧波形設定部

50

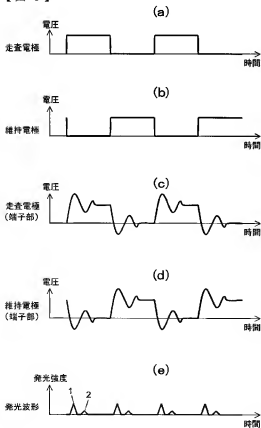
【图 1】



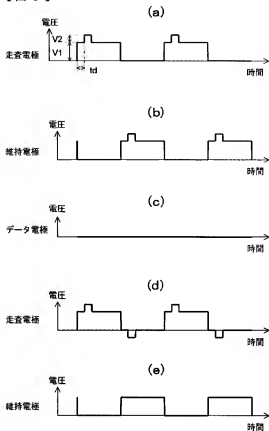
【图 2】



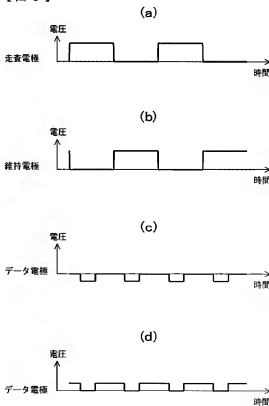
【图 4】



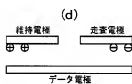
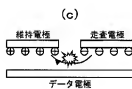
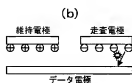
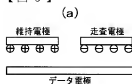
【图 3】



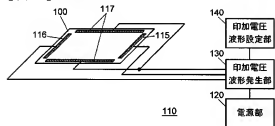
【图 5】



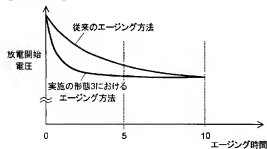
【図 6】



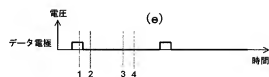
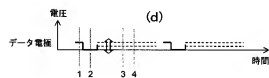
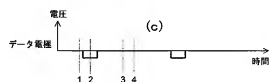
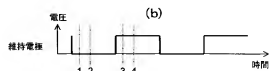
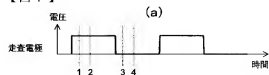
【図 8】



【図 10】



【図 7】

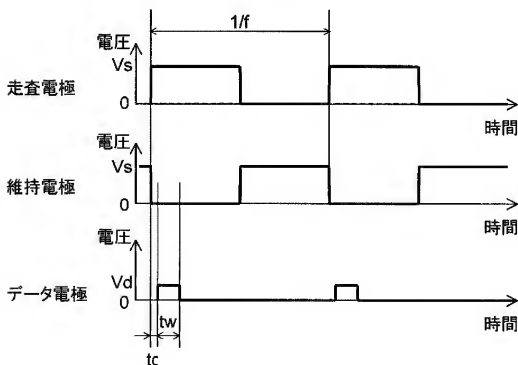


【図 9】

(a)

設定項目		up	down	設定値	
エージング時間	T	⬆	⬇	8888	min
エージング電圧	Vs	⬆	⬇	8888	Volt
繰り返し周波数	f	⬆	⬇	8888	kHz
データ電圧	Vd	⬆	⬇	8888	Volt
データパルス幅	tw	⬆	⬇	8888	μs
データパルス遅延	td	⬆	⬇	8888	ns

(b)



フロントページの続き

(72)発明者 松田 明浩

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(72)発明者 秋山 浩二

大阪府門真市大字門真1006番地 松下電器産業株式会社内

Fターム(参考) 5C012 A009 VV01 VV02

5C040 FA01 FA04 GB03 GB14 JA24